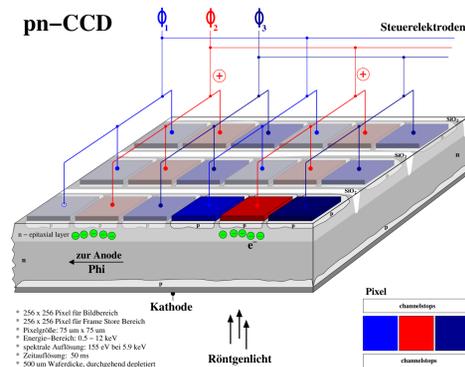


Röntgen pn-CCDs

Das CCD (Charged Coupled Device) ist heute ein weit verbreitetes Standardbauteil und der zentrale Bestandteil von jeder modernen Digitalkamera. In der Astronomie sind CCDs schon viel länger verbreitet und haben die früher verwendete Fototechnik (Fotoplatten) inzwischen vollständig abgelöst.

Das CCD ist ein lichtsensitiver elektronischer Halbleiterdetektor. Es besteht aus einer Matrix mit lichtempfindlichen Zellen, die Pixel genannt werden (vgl. Abbildung unten) und die sich meist im Fokuspunkt einer Optik (Teleskop/Mikroskop/Kamera) befinden. Während der Belichtung entsteht in jedem Pixel eine elektrische Ladung (Charge), die der auftretenden Lichtmenge proportional ist. Nach der Belichtung werden die Pixelladungen von einer Ausleseelektronik so aus dem CCD ausgekoppelt (coupled), dass die Bildinformation dabei intakt bleibt. Zum Auslesen werden die Ladungen pixelweise in ganzen Zeilen verschoben, bis sie am Rand des CCDs (der Anode) ankommen. Dort wird die Ladungsmenge in jedem Pixel von einem Auslesechip gemessen und von der Elektronik zu einem Bild weiterverarbeitet.



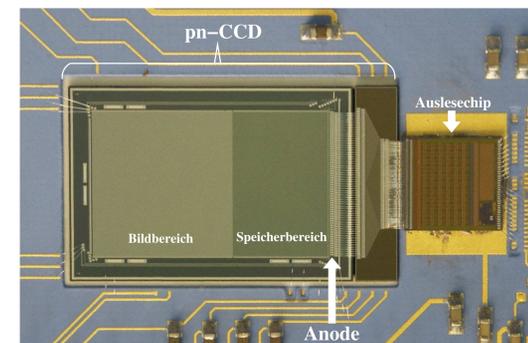
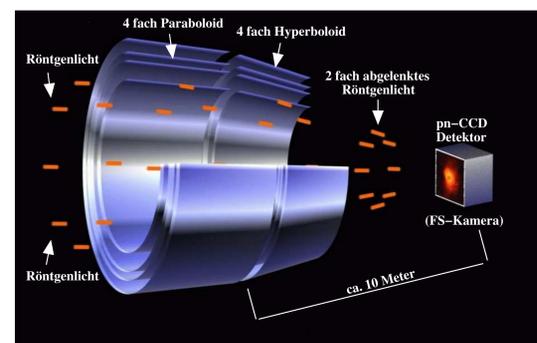
CCDs für Röntgenlicht unterscheiden sich leicht von CCDs für optische Anwendungen, sind in ihrem Funktionsprinzip aber identisch. Mit einer Spannung von ca. 200 Volt verhält sich jedes Pixel des CCDs wie eine Halbleiterdiode, die in Sperrrichtung betrieben wird. An der Grenzschicht zwischen dem p-leitenden und n-leitenden Bereich (der Sperrschicht) entsteht dabei ein Gebiet, in dem nahezu keine freien Ladungsträger mehr vorhanden sind (Verarmungszone), man spricht von Depletion. Nur in diesem Depletionsbereich ist das CCD für auftretendes Licht empfindlich. Hier entsteht die elektrische Ladung.

Aufgrund der hohen Energie von Röntgenlicht (100 eV bis 100.000 eV - optisches Licht besitzt Energien um 4 eV) muss die Depletionszone auf den vollen Querschnitt des CCDs ausgedehnt werden, damit genügend Signal erzeugt wird. Solche Röntgen-CCDs werden vollständig depletiert betrieben und als pn-CCDs bezeichnet.

Das Halbleiterlabor des Max-Planck-Instituts für Extraterrestrische Physik (MPE) in Garching entwickelt pn-CCDs für Röntgendetektoren. Unser Institut beteiligt sich seit vielen Jahren an der Entwicklung von Röntgenkameras und der Ansteuerlektronik für pn-CCDs. Die Röntgenkameras des Satelliten-Observatoriums XMM-Newton entstammen dieser Zusammenarbeit. XMM-Newton wurde im Dezember 1999 gestartet und arbeitet seitdem sehr erfolgreich. Es hat unzählige Daten zur Erforschung kosmischer Röntgenquellen geliefert.

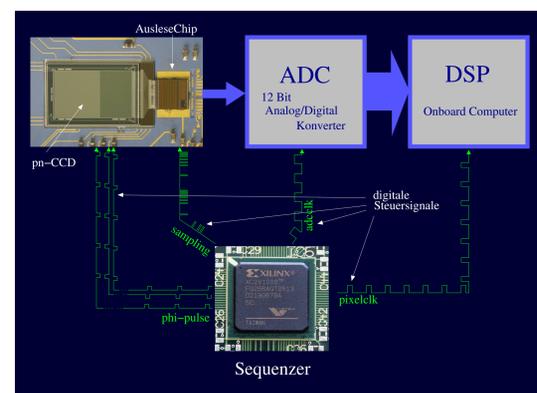
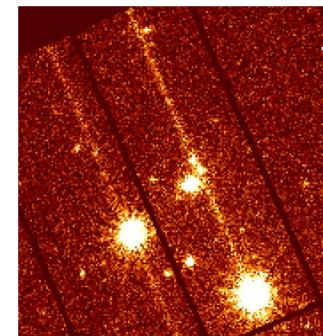
Das Framestore Kameradesign

Bei einem Röntgenteleskop kann das Licht nicht auf einem Parabolspiegel gesammelt und auf den Fokuspunkt konzentriert werden, wie bei optischen Teleskopen üblich. Aufgrund der hohen Energie wird das Röntgenlicht bei senkrechtem Einfall auf eine Spiegelfläche absorbiert. Spiegel für Röntgenlicht funktionieren nur bei sehr flachem, streifendem Einfall des Lichts auf einer Metallschicht (Totalreflexion). Röntgenteleskope bestehen deshalb aus einer Anordnung von Paraboloiden und Hyperboloiden, die in mehreren Schalen übereinander liegen, um die Lichtausbeute zu erhöhen. Das Röntgenlicht fällt sehr flach ein und der Fokuspunkt mit der CCD-Kamera liegt bei einem Abstand von mehreren Metern zum Spiegelsystem (vgl. Abbildung links).



Anders als optische Kameras besitzen Röntgenkameras kein Verschlusssystem, um die Belichtungszeit festzulegen. Die Belichtungszeit ist deshalb einfach durch das Ausleseintervall des CCDs festgelegt. Dies birgt jedoch die Gefahr von Bildfehlern, weil das CCD auch während des zeitraubenden Auslesezyklus von der Röntgenquelle weiterbelichtet wird (vgl. Abb. unten rechts). Um Bildfehler zu reduzieren, werden die CCDs von Röntgenkameras deshalb im sogenannten Framestore-Modus (Bildspeicher-Modus) betrieben.

Der Framestore-Modus macht sich die Tatsache zunutze, dass das zeilenweise Verschieben der Pixelladungen horizontal auf dem CCD sehr viel schneller möglich ist, als der anschließende Ausleseprozess an der CCD-Anode. Das CCD wird deshalb in zwei Bereiche geteilt (Abbildung oben rechts). Neben dem eigentlichen Bildbereich liegt ein Speicherbereich mit der gleichen Anzahl Pixel wie der Bildbereich. Die Abbildung zeigt den Prototyp eines solchen CCDs des MPE Garching. Im linken Teil des CCDs ist der Bildbereich (etwas heller) erkennbar. Der Speicherbereich rechts daneben ist in der Fläche etwas kleiner, die Anzahl der Pixel ist aber identisch mit dem Bildbereich. In einer Röntgenkamera wird der Speicherbereich des CCDs unter einer für Röntgenstrahlung undurchlässigen Abschirmung verborgen, während sich der Bildbereich direkt im Fokuspunkt des Teleskops befindet. Bildfehler, die beim Auslesen des CCDs durch Weiterbelichtung entstehen, können nun wirksam reduziert werden, indem das Bild schnell aus dem Bildbereich unter die Abschirmung des Speicherbereiches geschoben wird. Dort bleibt es solange gespeichert (geparkt), bis die Ausleseelektronik zur Weiterverarbeitung in der Lage ist. Die Abbildung rechts zeigt eine Aufnahme mit dem Röntgenteleskop XMM. Die Quellen zeigen lange Verschmierungen nach oben aufgrund der Weiterbelichtung während des Auslesens des CCDs. Diese Verschmierungen werden beim Framestore-Modus vermieden.



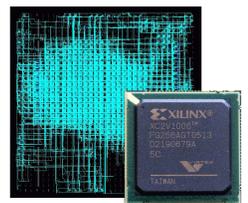
Während des Auslesevorgangs werden die Pixel des CCDs zeilenweise auf die Anode verschoben. Dort misst ein hochempfindlicher Auslesechip die Ladungsmenge auf jedem Pixel, das Ergebnis wird mehrfach verstärkt und anschließend digitalisiert. Bei der Digitalisierung wird jedem Pixel ein zu seiner Ladungsmenge proportionaler Zahlenwert zwischen 0 und 4095 zugewiesen. Auf diese Art entsteht ein digitales Pixelbild der Quelle, genau wie bei einer Digitalkamera.

Die Steuerung des Auslesevorgangs des CCDs, der Ladungsmessung im analogen Auslesechip, sowie der Digitalisierung und der anschließenden Weiterverarbeitung der Daten übernimmt ein digitales Steuerwerk, der sogenannte Sequenzer (vgl. Abbildung links). Ein Sequenzer für den Betrieb des CCDs bzw. der Framestore-Kamera des MPE wurde an unserem Institut entwickelt und wird derzeit sorgfältig getestet. Die Elektronik basiert auf einem Virtex II FPGA der Firma Xilinx, ein frei programmierbarer Chip, der den vollständigen Sequenzerentwurf enthält (vgl. auch Spalte rechts).

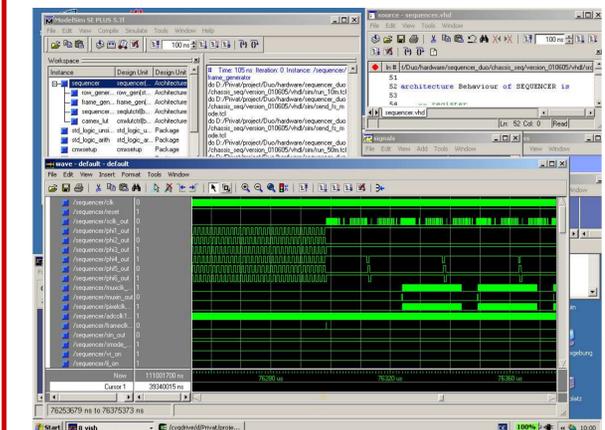
FPGA Prototyping

Ein FPGA (Field Programmable Gate Array) ist ein Mikrochip, ähnlich einem Mikroprozessor. Der Unterschied zum Mikroprozessor ist jedoch wesentlich! Anders als ein Mikroprozessor enthält ein FPGA keine vorgefertigten Baugruppen, sondern ist zu Beginn vollkommen leer und kann mit einer vom Benutzer zu entwerfenden Hardware konfiguriert werden. Auf diese Weise kann der Entwurf selbst komplexer elektronischer Schaltungen, für den früher aufwendige Leiterplatten mit hunderten oder gar tausenden Bauteilen notwendig gewesen wären, heute vollständig in einem einzigen Chip integriert werden.

Die Abbildung zeigt den von uns verwendeten Virtex II FPGA der Firma Xilinx zusammen mit einem FPGA-Floorplan. Der Floorplan stellt die interne Gatterbelegung und Verdrahtung des FPGA dar, die vom Benutzer jederzeit durch eine andere ersetzt werden kann. Im Fall der Framestore-Kamera wird der FPGA mit dem Entwurf des Sequenzers konfiguriert.



Für die Entwicklung der Zielhardware, mit der der FPGA konfiguriert werden soll, wird bei uns die Hardware-Beschreibungssprache VHDL eingesetzt. VHDL ähnelt stark einer Programmiersprache für die Softwareentwicklung und bietet den Vorteil der vollständig hardwarelosen Schaltungsentwicklung, d.h. während der Entwicklung müssen keine Hardwareprototypen der Schaltung hergestellt werden. VHDL erlaubt den vollständigen Entwurf und die Simulation der Schaltung direkt am Rechner! Hierzu steht eine leistungsfähige Simulations- und Synthesesoftware zur Verfügung.



Die Abbildung oben zeigt eine VHDL-Simulationssoftware mit dem geladenen Sequenzerprototyp. Der Hardwareentwurf kann mit der Software bis zur vollständigen Funktionstüchtigkeit entwickelt werden. Am Schluss steht dann die Synthese des Prototyps auf die ausgewählte Zielhardware, hier der Virtex II FPGA.

Neben der kurzen Entwicklungszeit erlaubt das FPGA-Prototyping auch eine schnelle Anpassung der Hardware auf veränderte Anforderungen oder verschiedene Hardwareplattformen (FPGA-Typen/Familien, ASIC, CPLD ..).